

(19)日本国特許庁 (JP)

(10) 公開特許公報 (A)

(11)特許出願公開番号

特開平9-237802

(43)公開日 平成9年(1997)9月9日

(51)Int.Cl.  
H01L 21/60

識別記号  
311

序内整理番号

P I  
H01L 21/60

技術表示箇所

311S

審査請求 未請求 請求項の数6 OL (全6頁)

(21)出願番号 特願平8-41928

(22)出願日 平成8年(1996)2月28日

(71)出願人 000005223  
富士通株式会社  
神奈川県川崎市中原区上小田中4丁目1番  
1号

(71)出願人 000004226  
日本電信電話株式会社  
東京都新宿区西新宿三丁目19番2号

(72)発明者 芦田 孝行  
神奈川県川崎市中原区上小田中1015番地  
富士通株式会社内

(74)代理人 弁理士 伊東 忠彦

最終頁に続く

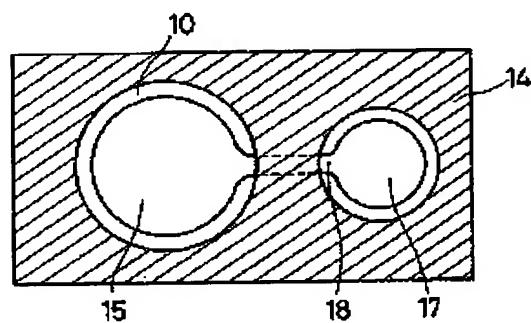
(54)【発明の名称】電子部品

(57)【要約】

【課題】従来は、端子パッドの周縁部に被せて保護膜を形成しており、パッケージに熱応力がかかると、構成材料の熱膨張係数の差によってパッケージ基板と端子パッドとの境界位置においてパッケージ基板にクラックが発生する。

【解決手段】ベース部材10の表面に端子パッド15を設け、かつ、上記ベース部材の表面をベース部材と熱膨張係数の異なる保護膜14で被覆する電子部品において、端子パッド及びその周縁から離間分離して保護膜を設ける。このため、端子パッド上には保護膜が設けられず、保護膜とベース部材との熱膨張係数の差によって生じる熱応力が端子パッドの周縁に加わることなく、ベース部材にクラックが発生することを防止できる。

本発明の平面図



## 【特許請求の範囲】

【請求項1】 ベース部材の表面に端子パッドを設け、かつ、上記ベース部材の表面をベース部材と熱膨張係数の異なる保護膜で被覆する電子部品において、上記端子パッド及びその周縁から離間分離して保護膜を設けたことを特徴とする電子部品。

【請求項2】 ベース部材の表面に端子パッドを設け、かつ、上記ベース部材の表面をベース部材と熱膨張係数の異なる保護膜で被覆する電子部品において、

上記保護膜を端子パッドの周縁を被覆する部分と、その周囲の本体部分との間に、保護膜削除部分を設け、上記端子パッドの周縁を被覆する部分と本体部分とを分離したことを特徴とする電子部品。

【請求項3】 ベース部材の表面に端子パッドを設け、かつ、上記ベース部材の表面をベース部材と熱膨張係数の異なる保護膜で被覆する電子部品において、上記保護膜を端子パッド及びその周縁だけを被覆するよう形成したことを特徴とする電子部品。

【請求項4】 請求項2記載の電子部品において、前記保護膜の端子パッドの周縁を被覆する部分を金属レジストで形成したことを特徴とする電子部品。

【請求項5】 請求項1乃至4のいずれかに記載の電子部品において、

前記ベース部材は、半導体回路のパッケージ基板であることを特徴とする電子部品。

【請求項6】 請求項1乃至4のいずれかに記載の電子部品において、

前記ベース部材は、マザーボード基板であることを特徴とする電子部品。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】 本発明は電子部品に関し高密度実装を要求される半導体回路パッケージやマザーボード等の電子部品に関する。

## 【0002】

【従来の技術】 近年、半導体回路素子の高機能化に伴って入出力端子は増加しており、従来のQFP(Quad Flat Package)等からPGA(Pin Grid Array)やBGA(Ball Grid Array)のように入出力端子をパッケージの表面全体から格子状に取り出し高密度実装を可能とするパッケージが開発されている。

【0003】 図7はBGAパッケージの構造図を示す。同図中、パッケージ基板1の裏面には端子パッドが格子状に配列されており、マザーボード3にも同様に端子パッドが格子状に配列されており、上記パッケージ基板1側の端子パッドとマザーボード3側の端子パッドとの間を半田ボール2によって接合している。

【0004】 また、パッケージ基板1が多層配線板で構成されている場合はパッケージ基板1に信号配線を内層に接続するために、金属の端子パッドの近傍に層変換用

の金属のスルーホールが配置されている。パッケージ基板1やマザーボード基板3に使用される材料は主にセラミック材や有機樹脂材(ガラスエポキシ樹脂材、ピスマレインド・トリアシン樹脂材)が使用され、有機樹脂材を使用した場合、耐湿性等の信頼性を考慮して表面にエポキシ系レジスト等の保護膜を形成することが一般的である。

【0005】 図8(A)、(B)は従来のBGAパッケージの断面図、裏面から見た平面図を示す。同図中(A)において、パッケージ基板1の裏側の裏面には端子パッド5が形成されており、保護膜4が形成されている。一般的に保護膜4は、端子パッド密着強度を高め、かつ半田ボール2の形状を一定に保つため同図(B)に示す如く、端子パッド5の周縁部及びスルーホール7の周縁部に被せて形成されている。

【0006】 同様にしてマザーボード基板3の表面には端子パッド6が形成され、この端子パッド6の周縁部に被せて保護膜8が形成されている。

## 【0007】

【発明が解決しようとする課題】 従来は、端子パッド5の周縁部に被せて保護膜4を形成しており、端子パッド5と保護膜4夫々の構成材料の熱膨張係数が異なっている。このため、パッケージに熱応力がかかると、構成材料の熱膨張係数の差によってパッケージ基板1と端子パッド5との境界位置においてパッケージ基板1に図8(A)に示すようなクラック9が発生し、パッケージの信頼性及び寿命が著しく低下するという問題があった。マザーボード基板3においても同様の理由でクラック9が発生し、マザーボードの信頼性及び寿命が著しく低下する。

【0008】 本発明は上記の点に鑑みされたもので、端子パッドと保護膜との境界部に発生する応力を緩和してクラックの発生を防止する半導体回路パッケージ及びマザーボード等の電子部品を提供することを目的とする。

## 【0009】

【課題を解決するための手段】 請求項1に記載の発明は、ベース部材の表面に端子パッドを設け、かつ、上記ベース部材の表面をベース部材と熱膨張係数の異なる保護膜で被覆する電子部品において、上記端子パッド及びその周縁から離間分離して保護膜を設ける。

【0010】 このため、端子パッド上には保護膜が設けられず、保護膜とベース部材との熱膨張係数の差によって生じる熱応力が端子パッドの周縁に加わることなく、ベース部材にクラックが発生することを防止できる。請求項2に記載の発明は、ベース部材の表面に端子パッドを設け、かつ、上記ベース部材の表面をベース部材と熱膨張係数の異なる保護膜で被覆する電子部品において、上記保護膜を端子パッドの周縁を被覆する部分と、その周囲の本体部分との間に、保護膜削除部分を設

け、上記端子パッドの周縁を被覆する部分と本体部分とを分離する。

【0011】このため、保護膜の端子パッドを被覆する部分の面積は小さくなり、保護膜とベース部材との熱膨張係数の差によって生じる端子パッドの周縁に加わる熱応力は非常に小さくなり、ベース部材にクラックが発生することを防止できる。請求項3に記載の発明は、ベース部材の表面に端子パッドを設け、かつ、上記ベース部材の表面をベース部材と熱膨張係数の異なる保護膜で被覆する電子部品において、上記保護膜を端子パッド及びその周縁だけを被覆するよう形成する。

【0012】このため、保護膜の端子パッドを被覆する部分の面積は小さくなり、保護膜とベース部材との熱膨張係数の差によって生じる端子パッドの周縁に加わる熱応力は非常に小さくなり、ベース部材にクラックが発生することを防止できる。請求項4に記載の発明は、請求項2記載の電子部品において、前記保護膜の端子パッドの周縁を被覆する部分を金属レジストで形成する。

【0013】このため、端子パッドに溶着される半田ボールが変形し接続不良となることを防止できる。請求項5に記載の発明は、請求項1乃至4のいずれかに記載の電子部品において、前記ベース部材は、半導体回路のパッケージ基板である。このため、半導体回路のパッケージ基板に熱応力によるクラックが発生することを防止できる。

【0014】請求項6に記載の発明は、請求項1乃至4のいずれかに記載の電子部品において、前記ベース部材は、マザーボード基板である。このため、マザーボード基板に熱応力によるクラックが発生することを防止できる。

#### 【0015】

【発明の実施の形態】図1は本発明の第1実施例の平面図を示す。同図中、ベース部材10はガラスエポキシ材等の有機樹脂材料で形成されたパッケージ基板又はマザーボード基板である。ベース部材10は多層配線板で構成され、その表面には金属の端子パッド15及び金層のスルーホール17が形成され、この端子パッド15とスルーホール17との間は金属の信号配線18により接続されている。スルーホール17は端子パッド15を多層配線板の内層の配線に接続するために設けられている。

【0016】上記のベース部材10の表面は斜線で示す例えばエポキシ系レジストやポリイミド等の保護膜14で被覆されている。保護膜14は端子パッド15、スルーホール17夫々を被らないよう、保護膜14の縁部を端子パッド15、スルーホール17夫々の周縁から離間して設けられており、信号配線18は保護膜14に被覆されている。このように保護膜14が端子パッド15、スルーホール17に被らないよう離間させているため、ベース部材10と保護膜14との熱膨張係数の差によって生じる熱応力が金属の端子パッド15及びスルーホール17に加わることを防止できる。

ホール17の周縁に加わることを防止でき、これによってベース部材10にクラックが発生することを防止できる。

【0017】また、信号線18は保護膜14に被覆されているため、端子パッド15に溶着される半田ボールが信号配線18側に溶け出して形状が変形し接続不良となることを防止できる。図2は本発明の第2実施例の平面図を示す。同図中、図1と同一部分には同一符号を付す。図2において、ベース部材10はガラスエポキシ材等の有機樹脂材料で形成されたパッケージ基板又はマザーボード基板である。ベース部材10は多層配線板で構成され、その表面には金属の端子パッド15及び金層のスルーホール17が形成され、この端子パッド15とスルーホール17との間は金属の信号配線18により接続されている。スルーホール17は端子パッド15を多層配線板の内層の配線に接続するために設けられている。

【0018】上記のベース部材10の表面は斜線で示す例えばエポキシ系レジストやポリイミド等の保護膜14で被覆されている。保護膜14は端子パッド15、スルーホール17及び信号配線18夫々を被らないよう、保護膜14の縁部を端子パッド15、スルーホール17及び信号配線夫々の周縁から離間して設けられており、信号配線18は保護膜14に被覆されている。

【0019】このように保護膜14が端子パッド15、スルーホール17、信号配線18に被らないよう離間させているため、ベース部材10と保護膜14との熱膨張係数の差によって生じる熱応力が金属の端子パッド15及びスルーホール17及び信号配線18の周縁に加わることを防止でき、これによってベース部材10にクラックが発生することを防止できる。

【0020】図3は本発明の第3実施例の平面図を示す。同図中、図1と同一部分には同一符号を付す。図3において、ベース部材10はガラスエポキシ材等の有機樹脂材料で形成されたパッケージ基板又はマザーボード基板である。ベース部材10は多層配線板で構成され、その表面には金属の端子パッド15及び金層のスルーホール17が形成され、この端子パッド15とスルーホール17との間は金層の信号配線18により接続されている。スルーホール17は端子パッド15を多層配線板の内層の配線に接続するために設けられている。

【0021】上記のベース部材10の表面は斜線で示す例えばエポキシ系レジストやポリイミド等の保護膜14で被覆されている。保護膜14は端子パッド15、スルーホール17夫々の周縁部及び信号配線18の全てを被覆する部分14aと本体部分14bとの間に保護膜削除部分14cが設けられ、部分14aと本体部分14bとは互いに分離されている。

【0022】このように、保護膜14は部分14aと本体部分14bに分離され、金層の端子パッド15、スルーホール17、信号配線18に被っている部分14aの

面積は小さいため、ベース部材10と保護膜14の部分14aとの熱膨張係数の差によって生じ、端子パッド15、スルーホール17、信号配線18の周縁に加わる熱応力は非常に小さくなり、ベース部材10にクラックが発生することを防止できる。

【0023】また、信号線18は保護膜14に被覆されているため、端子パッド15に溶着される半田ボールが信号配線18側に溶け出して形状が変形し接続不良となることを防止できる。図4は本発明の第4実施例の平面図を示す。同図中、図1と同一部分には同一符号を付す。図4において、ベース部材10はガラスエポキシ材等の有機樹脂材料で形成されたパッケージ基板又はマザーボード基板である。ベース部材10は多層配線板で構成され、その表面には金属の端子パッド15及び金層のスルーホール17が形成され、この端子パッド15とスルーホール17との間は金属の信号配線18により接続されている。スルーホール17は端子パッド15を多層配線板の内層の配線に接続するために設けられている。

【0024】上記のベース部材10の表面は斜線で示す例えばエポキシ系レジストの保護膜14で被覆されている。保護膜14は端子パッド15、スルーホール17夫々の周縁部及び信号配線18の全てを被覆する部分にだけ設けられている。このように、保護膜14は金属の端子パッド15、スルーホール17、信号配線18に被っている部分だけでその面積は小さいため、ベース部材10と保護膜14の部分14aとの熱膨張係数の差によって生じ、端子パッド15、スルーホール17、信号配線18の周縁に加わる熱応力は非常に小さくなり、ベース部材10にクラックが発生することを防止できる。

【0025】また、信号線18は保護膜14に被覆されているため、端子パッド15に溶着される半田ボールが信号配線18側に溶け出して形状が変形し接続不良となることを防止できる。図5は本発明の第5実施例の平面図を示す。同図中、ベース部材であるパッケージ基板20はガラスエポキシ材等の有機樹脂材料で形成されている。パッケージ基板20の表面には銅の端子パッド21が形成されている。端子パッド21の中央部には、銅との親和性の良いニッケル層22がメッキ又は蒸着で形成され、更にニッケルと親和性の良い金層23がメッキ又は蒸着で形成されている。この金は半田との親和性が良い材料である。

【0026】また、端子パッド21の周縁部には銅と親和性が良く、かつ、半田との親和性が悪いクロム層24がメッキ又は蒸着で金層レジストとして形成されている。また、パッケージ基板20の表面にはエポキシ系レジストの保護膜25で被覆されている。保護膜25はクロム層とは離間分離して形成されている。

【0027】ベース部材であるマザーボード基板30はガラスエポキシ材等の有機樹脂材料で形成されている。マザーボード基板30の表面には銅の端子パッド31が

形成されている。端子パッド31の全面及びその周囲は、銅との親和性の良いニッケル層32がメッキ又は蒸着で金層レジストとして形成されている。このニッケルは半田との親和性が悪い材料である。このニッケル層32の中央部にはニッケルと親和性が良く、かつ、半田との親和性が良い金層33がメッキ又は蒸着で形成されている。また、パッケージ基板20の表面にはエポキシ系レジストの保護膜34で被覆されている。保護膜34は金層32とは離間分離して形成されている。

【0028】このように保護膜25、32夫々が端子パッド21、31夫々に被らないよう離間させていため、ベース部材であるパッケージ基板20、マザーボード基板30夫々と保護膜25、32夫々との熱膨張係数の差によって生じる熱応力が金層の端子パッド21、31の周縁に加わることを防止でき、これによってパッケージ基板20、マザーボード基板30にクラックが発生することを防止できる。

【0029】更にパッケージ基板20の表面に図6に示す如く端子パッド21の近傍にスルーホール41が形成され、端子パッド21とスルーホール41とが銅等の信号配線42で接続されている場合、図示の如く信号配線42を金層レジストとしてのニッケル層で被覆する。

【0030】この場合、端子パッド21、31夫々は金層レジストであるクロム層24、ニッケル層32で周囲を囲まれており、かつ、信号配線42は金層レジストであるクロム層45で被覆されているため、端子パッド21、31夫々に溶着される半田ボール40が信号配線42側に溶けだして形状が変形し接続不良となることを防止できる。

【0031】なお、図5ではBGAタイプのパッケージを例として説明をしたが、これはPGAタイプのパッケージであっても良く、上記実施例に限定されない。

### 【0032】

【発明の効果】上述の如く、請求項1に記載の発明は、ベース部材の表面に端子パッドを設け、かつ、上記ベース部材の表面をベース部材と熱膨張係数の異なる保護膜で被覆する電子部品において、上記端子パッド及びその周縁から離間分離して保護膜を設ける。

【0033】このため、端子パッド上には保護膜が設けられず、保護膜とベース部材との熱膨張係数の差によって生じる熱応力が端子パッドの周縁に加わることがなく、ベース部材にクラックが発生することを防止できる。また、請求項2に記載の発明は、ベース部材の表面に端子パッドを設け、かつ、上記ベース部材の表面をベース部材と熱膨張係数の異なる保護膜で被覆する電子部品において、上記保護膜を端子パッドの周縁を被覆する部分と、その周囲の本体部分との間に、保護膜削除部分を設け、上記端子パッドの周縁を被覆する部分と本体部分とを分離する。

【0034】このため、保護膜の端子パッドを被覆する

部分の面積は小さくなり、保護膜とベース部材との熱膨張係数の差によって生じ端子パッドの周縁に加わる熱応力は非常に小さくなり、ベース部材にクラックが発生することを防止できる。また、請求項3に記載の発明は、ベース部材の表面に端子パッドを設け、かつ、上記ベース部材の表面をベース部材と熱膨張係数の異なる保護膜で被覆する電子部品において、上記保護膜を端子パッド及びその周縁だけを被覆するよう形成する。

【0035】このため、保護膜の端子パッドを被覆する部分の面積は小さくなり、保護膜とベース部材との熱膨張係数の差によって生じ端子パッドの周縁に加わる熱応力は非常に小さくなり、ベース部材にクラックが発生することを防止できる。また、請求項4に記載の発明は、請求項2記載の電子部品において、前記保護膜の端子パッドの周縁を被覆する部分を金属リストで形成する。

【0036】このため、端子パッドに溶着される半田ボールが変形し接続不良となることを防止できる。また、請求項5に記載の発明は、請求項1乃至4のいずれかに記載の電子部品において、前記ベース部材は、半導体回路のパッケージ基板である。このため、半導体回路のパッケージ基板に熱応力によるクラックが発生することを防止できる。

【0037】また、請求項6に記載の発明は、請求項1乃至4のいずれかに記載の電子部品において、前記ベース部材は、マザーボード基板である。このため、マザーボード基板に熱応力によるクラックが発生することを防\*

\*止できる。

【図面の簡単な説明】

【図1】本発明の平面図である。

【図2】本発明の平面図である。

【図3】本発明の平面図である。

【図4】本発明の平面図である。

【図5】本発明の断面図である。

【図6】本発明の平面図である。

【図7】従来のBGAパッケージの構造図である。

10 【図8】従来のBGAパッケージの断面図、平面図である。

【符号の説明】

10 ベース部材

14、25、34 保護膜

14a 部分

14b 本体部分

14c 保護膜削除部分

15、21、31 端子パッド

17 スルーホール

18 信号配線

20 パッケージ基板

22、32 ニッケル層

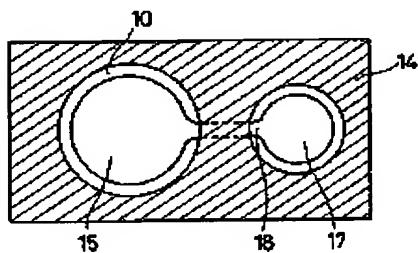
23、33 金層

24 クロム層

30 マザーボード基板

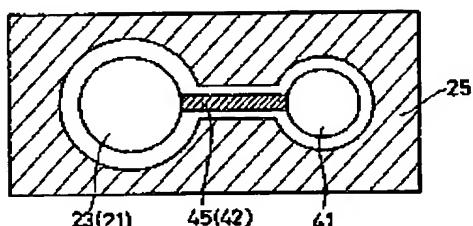
【図1】

本発明の平面図



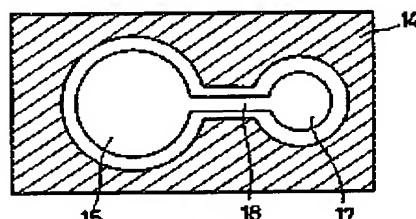
【図6】

本発明の平面図



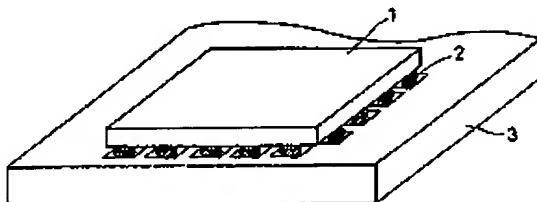
【図2】

本発明の平面図

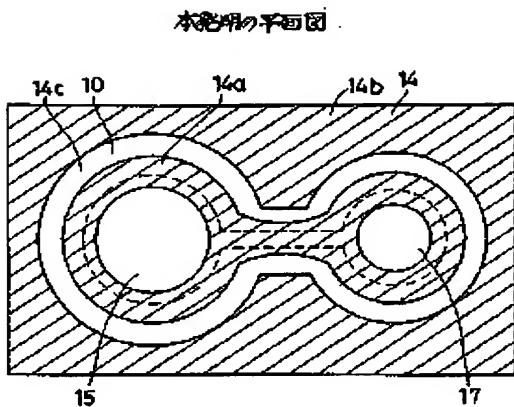


【図7】

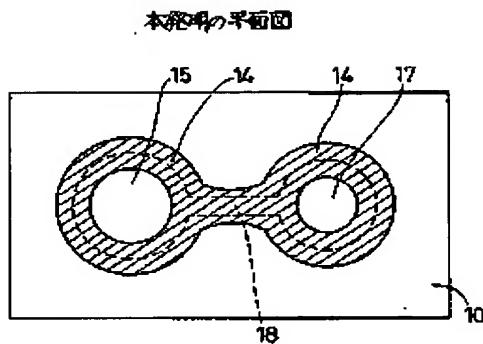
従来のBGAパッケージの構造図



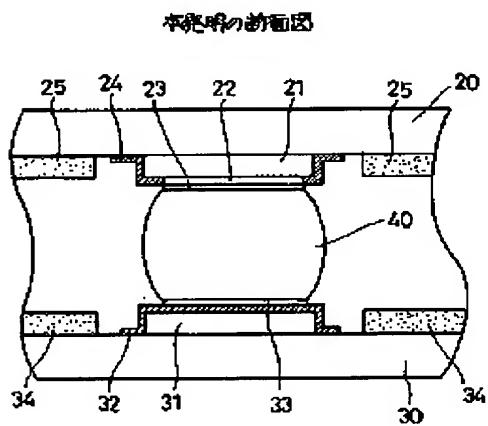
【図3】



【図4】

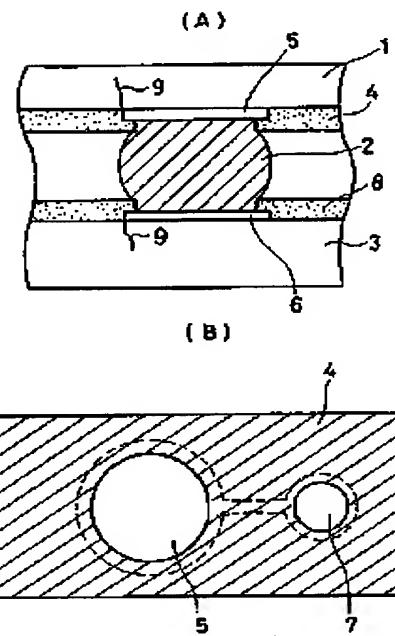


【図5】



【図6】

発明のBGAパッケージ断面図、平面図




---

フロントページの続き

(72)発明者 除村 均  
神奈川県川崎市中原区上小田中1015番地  
富士通株式会社内

(72)発明者 太田黒 浩幸  
神奈川県川崎市中原区上小田中1015番地  
富士通株式会社内  
(72)発明者 海津 勝美  
東京都新宿区西新宿三丁目19番2号 日本  
電信電話株式会社内